



PCT

特許協力条約に基づいて公開された国際出願

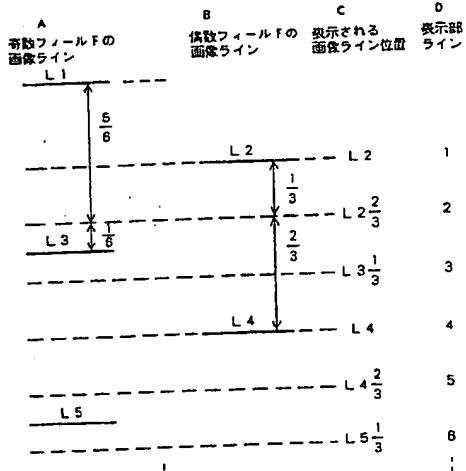
(51) 国際特許分類6 G09G 3/36, 3/20, G08G 5/00	A1	(11) 国際公開番号  (43) 国際公開日	WO99/53473 1999年10月21日(21.10.99)
(21) 国際出願番号  (22) 国際出願日  (30) 優先権データ 特願平10/116163	PCT/JP99/01830 1999年4月6日(06.04.99) 1998年4月10日(10.04.98) JP	(81) 指定国 CN, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)  添付公開書類 国際調査報告書	

(54) Title: IMAGE PROCESSING METHOD AND IMAGE DISPLAY

(54) 発明の名称 画像処理方法及び画像表示装置

(57) Abstract

An image signal of interlace scanning system is converted to a signal of non-interlace scanning system and an image is displayed on a liquid crystal display panel with a given magnification. To reduce flickering, in-field line interpolation is so performed that data in the same image line position in the original image is given to the display lines of the liquid crystal display panel in each even or odd field. When the original image is magnified, for example, triply, the image line position of the original image given to the second display line on the liquid crystal panel is L 2(2/3). The image line position is the one in which the distance between the two image lines (L1, L3) of the original image in an odd field is internally divided at 5:1, or the one in which the distance between the two image lines (L2, L4) in an even field is internally divided at 1:2. Interpolation is carried out using the internal ratios as the interpolation coefficient, and hence display line data is generated for each field from the data on the two image lines.



A ... IMAGE LINE IN ODD FIELD  
 B ... IMAGE LINE IN EVEN FIELD  
 C ... POSITION OF IMAGE LINE DISPLAYED  
 D ... DISPLAY LINE

インターレース方式の画像信号をノンインターレース方式に変換し任意の倍率で液晶表示パネルに表示する際に、フリッカの発生を低減するため、偶数フィールドおよび奇数フィールドの各フィールドにおいて、原画像内における同一の画像ライン位置のデータが液晶表示パネルの各表示部ラインに対して与えられるようにフィールド内ライン補間処理を行う。

例えば原画像を3倍に拡大する場合、液晶表示パネルの2番目の表示部ラインに与えられる原画像の画像ライン位置は  $L_2 \frac{2}{3}$  である。この画像ライン位置は、奇数フィールドにおいては原画像の2本の画像ライン  $L_1, L_3$  の間を 5 : 1 に内分する位置であり、偶数フィールドにおいては原画像の2本の画像ライン  $L_2, L_4$  の間を 1 : 2 に内分する位置である。これら内分の比の値を補間係数とした補間処理を行うことにより、原画像の2本の画像ラインのデータから表示部ラインデータを各フィールド毎に作成する。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	DM ドミニカ	KZ カザフスタン	RU ロシア
AL アルバニア	EE エストニア	LC セントルシア	SDE スーダン
AM アルメニア	ES スペイン	LJ リヒテンシュタイン	SEE スウェーデン
AT オーストリア	FI フィンランド	LK スリランカ	SGG シンガポール
AU オーストラリア	FR フランス	LR スリベリア	SIA スロヴェニア
AZ アゼルバイジャン	GA ガボン	LS レソト	SK スロヴァキア
BA ボスニア・ヘルツェゴビナ	GB 英国	LT リトアニア	SLN シエラ・レオネ
BH ベルバトス	GD グレナダ	LU ルクセンブルク	SNN セネガル
BE ベルギー	GE グルジア	LV ラトヴィア	SZL スワジ蘭
BF ブルキナ・ファン	GH ガーナ	MA モロッコ	TD チャード
BG ブルガリア	GM ガンビア	MC モナコ	TG トーゴ
BJ ベナン	GN ギニア	MD モルドヴァ	TJ タジキスタン
BR ブラジル	GW ギニア・ビサオ	MG マダガスカル	TZ タンザニア
BY ベラルーシ	GR ギリシャ	MK マケドニア旧ユーゴスラヴィア共和国	TM トルクメニスタン
CA カナダ	HR クロアチア	ML マリ	TR トルコ
CF 中央アフリカ	HU ハンガリー	MN モンゴル	TT トリニダッド・トバゴ
CG コンゴ	ID インドネシア	MR モーリタニア	UA ウクライナ
CH スイス	IE アイルランド	MW マラウイ	UG ウガンダ
CI コートジボアール	IL イスラエル	MX メキシコ	US 米国
CM カメルーン	IN インド	NE ニジェール	UZ ウズベキスタン
CN 中国	IS アイスランド	NL オランダ	VN ヴィエトナム
CR コスタ・リカ	IT イタリア	NO ノルウェー	YU ユーゴースラビア
CU キューバ	JP 日本	NZ ニュー・ジーランド	ZA 南アフリカ共和国
CY キプロス	KE ケニア	PL ポーランド	ZW ジンバブエ
CZ チェコ	KG キルギスタン	PT ポルトガル	
DE ドイツ	KP 北朝鮮	RO ルーマニア	
DK デンマーク	KR 韓国		

## 明細書

## 画像処理方法及び画像表示装置

## [技術分野]

この発明は、インターレース方式の画像信号に基づいてノンインターレース方式で画像を表示するための画像処理技術に関する。

## [背景技術]

テレビやビデオで画像を表示するために用いられているビデオ信号は、いわゆるインターレース方式を採用している。インターレース方式では、複数の水平ラインを含む1画面分の画像を奇数ラインと偶数ラインとに分けて交互に画面上に表示する。奇数ラインと偶数ラインの全ラインを含む画像は「フレーム」と呼ばれており、一方、奇数ラインで表される画像と偶数ラインで表される画像はそれぞれ「奇数フィールド」、「偶数フィールド」と呼ばれている。

テレビやビデオで主に使用されているブラウン管は残像時間が比較的長いので、インターレース方式で奇数フィールドと偶数フィールドを交互に表示しても、画像のちらつきをあまり感じることは無い。これに対して、液晶パネルは残像時間が比較的短いので、インターレース方式で画像を表示すると画像がちらついて見えてしまう。そこで、液晶パネルでは、液晶パネルのすべてのラインに画像信号を毎回供給するノンインターレース方式が採用されている。インターレース方式のビデオ信号に基づいて液晶パネルに画像を表示する際には、インターレース方式のビデオ信号をノンインターレース方式の表示用画像信号に変換して液晶パネルに供給している。

図14は、インターレース方式のビデオ信号をノンインターレース方式で液晶パネル(LCDパネル)に表示する例を示す説明図である。(A)に示す原画像は、10本の水平ラインを有する。このとき、奇数フィールドの画像を液晶パネルにノンインターレース方式で表示する場合には、(B)に示すように液晶パネルの5本の各ラインに、原画像の奇数ラインのラインデータL1, L3, L5, L7, L9が上から順に与えられる。この符号「L1」は、原画像の1ライン目の画像データを示している。一方、偶数フィールドの画像を液晶パネルに表示する場合には、(C)に

示すように液晶パネルの5本の各ラインに、原画像の偶数ラインのラインデータ L<sub>2</sub>, L<sub>4</sub>, L<sub>6</sub>, L<sub>8</sub>, L<sub>10</sub>が上から順に与えられる。(B)と(C)を比較すればわかるように、液晶パネルの同じラインに与えられる奇数フィールドと偶数フィールドのラインデータの原画像におけるライン位置は異なっている。このため、表示された画像にちらつき(フリッカ)が発生していた。

なお、この明細書では、図14(B)、(C)のように各フィールドのラインを隙間なくならべて表示したときの画像のサイズを「初期サイズ」と呼ぶ。したがって、表示画像の初期サイズにおける垂直方向の幅は原画像の1/2となっており、水平方向の幅は原画像と等しい。表示画像の倍率は、この初期サイズを基準として計算されるものとする。

図15は、図14(A)に示すインタレース方式のビデオ信号をノンインタレース方式で液晶パネルに表示する際に、画像を垂直方向に3倍に拡大した例を示す説明図である。拡大によって追加されたラインを表す画像データは、各フィールドの元のラインの画像データを直線補間することにより生成されている。図15(A)と(B)を比較すればわかるように、液晶パネルの同じラインに与えられる奇数フィールドと偶数フィールドのラインデータの原画像におけるライン位置は異なっている。従って、この場合にも表示された画像にフリッカが発生する。

上記のように、従来は、液晶パネルの同じラインに与えられる画像信号の原画像におけるライン位置が奇数フィールドと偶数フィールドとでずれていたので、表示された画像にフリッカが生じるという問題があった。なお、このような問題は液晶パネルを用いる場合に限らず、一般に、インタレース方式の画像信号をノンインタレース方式に変換し、任意の倍率で表示する場合に共通する問題であった。

この発明は、従来技術における上述の課題を解決するためになされたものであり、インタレース方式の画像信号をノンインタレース方式に変換し、任意の倍率で表示する際に、フリッカの発生を低減することのできる技術を提供することを目的とする。

[発明の開示]

上述の課題は、以下に示す画像処理方法、画像処理装置および画像表示装置によって解決される。

本発明の画像処理方法は、原画像の奇数ラインフィールドと偶数ラインフィールドとをインタレース方式で表示するための2つのフィールド画像信号に基づいて、  
5 光変調部にノンインタレース方式で画像信号を供給するための画像処理方法であつて、

前記2つのフィールド画像信号で表される2つのフィールド画像を垂直方向にそれぞれ $\alpha$ 倍した2つの画像を表す画像信号を前記光変調部に交互にかつノンインタレース方式で供給するために、前記光変調部に交互に与えられるべき2つの表示用  
10 画像信号を前記2つのフィールド画像信号からそれぞれ生成し、この際、前記2つの表示用画像信号の各ラインの信号のうちで前記光変調部の同一のラインに対して  
15 交互に与えられる各一対の信号が前記原画像内で定義される互いに等しいライン位置の画像を表すように、前記2つのフィールド画像信号の少なくとも一方に関して補間を実行することによって前記2つの表示用画像信号を生成することを特徴とする。

ここで、「光変調部」とは、画像信号に応じて、画像を視覚的に認識できる光を生成する装置を言う。光変調部としては、例えば、液晶パネルやプラズマディスプレイパネル、C.R.Tなどの種々の装置を利用できる。

本発明の画像処理方法によれば、光変調部の同一のラインに対して交互に与えられる2つの表示用画像信号は原画像内で定義される互いに等しいライン位置の画像を表している。従って、光変調部に供給された2つのフィールド画像が互いに垂直方向にずれることはない。これにより、インタレース方式の画像信号に基づいて、垂直方向に拡大／縮小した画像を表す画像信号を光変調部にノンインタレース方式で供給する際に、フリッカの発生を防止することができる。

25 上記画像処理方法において、前記2つのフィールド画像をさらに水平方向にそれぞれ $\beta$ 倍する場合には、前記光変調部の各ライン上の画素である対象画素を表す画像信号を、前記原画像において前記奇数ラインフィールドと前記偶数ラインフィー

ルドのそれぞれに含まれていたそれぞれ4つの画素の画像信号を、前記奇数ラインフィールドと前記偶数ラインフィールドとにおいてそれぞれ補間することによって作成し、前記4つの画素としては、前記対象画素を格子状に取り囲む最も近接した4つの画素が選択される、ようにしてもよい。

- 5 上記方法によれば、光変調部の同一の画素には、奇数ラインフィールドでも奇数ラインフィールドでも、原画像内における同一の画素位置の画素データを与えることができる。これにより、インターレース方式の画像信号に基づいて、垂直方向および水平方向にそれぞれ任意の倍率で拡大／縮小した画像を表す画像信号を光変調部にノンインターレース方式で供給する際に、フリッカの発生を防止することができる。
- 10 本発明の画像表示装置は、原画像の奇数ラインフィールドと偶数ラインフィールドとをインターレース方式で表示するための2つのフィールド画像信号に基づいて、光変調部にノンインターレース方式で画像信号を供給する画像表示装置であって、前記2つのフィールド画像信号で表される2つのフィールド画像を垂直方向にそれぞれ $\alpha$ 倍した2つの画像を表す画像信号を前記光変調部に交互にかつノンインターレース方式で供給する際に、前記2つのフィールド画像信号のそれぞれに基づいて生成されて前記光変調部の同一のラインに対して交互に与えられる2つの表示用画像信号が前記原画像内で定義される互いに等しいライン位置の画像を表すように、前記2つのフィールド画像信号の少なくとも一方に関して補間を実行することによって前記2つの表示用画像信号を生成する画像処理部を備える。
- 15 また、前記画像処理部は、前記2つのフィールド画像をさらに水平方向にそれぞれ $\beta$ 倍する場合には、前記光変調部の各ライン上の画素である対象画素を表す画像信号を、前記原画像において前記奇数ラインフィールドと前記偶数ラインフィールドのそれぞれに含まれていたそれぞれ4つの画素の画像信号を、前記奇数ラインフィールドと前記偶数ラインフィールドとにおいてそれぞれ補間することによって作成し、前記4つの画素としては、前記対象画素を格子状に取り囲む最も近接した4つの画素が選択される、ようにしてもよい。

上記画像表示装置によれば、上記画像処理方法と同様に、インターレース方式の画像信号に基づいて、拡大／縮小した画像を表す画像信号を光変調部にノンインターレース方式で供給する際に、フリッカの発生を防止することができる。

[図面の簡単な説明]

5 図1は、この発明の実施例としての画像処理装置および画像表示装置の構成を示すブロック図である。

図2は、画像拡大／縮小処理部50の構成の一例を示す概略ブロック図である。

図3は、ODDメモリ110aとEVENメモリ110bの記憶内容を示す説明図である。

10 図4は、補間処理回路126の内部構成を示すブロック図である。

図5は、初期サイズで画像を表示する際の奇数フィールドと偶数フィールドを示す説明図である。

15 図6は、図5(B), (C)に示した初期サイズの画像を3倍に拡大して表示する場合に、液晶ディスプレイパネルの各ラインに表示されるべき偶数フィールドの原画像のライン位置を示す説明図である。

図7は、液晶ディスプレイパネルの各表示ラインにおける画像ライン位置と、奇数フィールドおよび偶数フィールドに本来含まれている画像ラインとの関係を示す説明図である。

図8は、画像ライン位置Lyの補間方法を示す説明図である。

20 図9は、画像を3倍に拡大して表示する場合に、各表示部ラインに与えられる奇数フィールドおよび偶数フィールドそれぞれにおける画像ラインの補間式を示す説明図である。

25 図10は、垂直方向および水平方向にそれぞれ3倍に拡大する場合に、液晶ディスプレイパネル80の各ライン上の各画素に与えられる原画像の画素データを示す説明図である。

図11は、画素P(y, x)の補間方法を示す説明図である。

図12は、水平および垂直方向に3倍に拡大する場合に用いられる係数K00, K01, K10, K11について示す説明図である。

図13は、水平および垂直方向に5/4倍に拡大する場合に用いられる係数K00, K01, K10, K11について示す説明図である。

図14は、インターレース方式のビデオ信号をノンインターレース方式で液晶パネルに表示する例を示す説明図である。

図15は、図14(A)に示すインターレース方式のビデオ信号をノンインターレース方式で液晶パネルに表示する際に、画像を垂直方向に3倍に拡大した例を示す説明図である。

図において、各符号はそれぞれ以下のものを示す。

- 20 …同期分離部
- 30 …信号仕様変換部
- 40 …A/D変換部
- 15      50 …画像拡大／縮小処理部
- 60 …CPU
- 70 …液晶ディスプレイ駆動部
- 80 …液晶ディスプレイパネル
- 100 …画像処理部
- 20      110 …フィールドメモリ
- 110a …ODDメモリ
- 110b …EVENメモリ
- 112 …書き込みクロック生成回路
- 114 …書き込み制御回路

116…読出制御回路

118…同期信号発生回路

120…拡大／縮小処理制御回路

122…ラインメモリ

5 122a, 122b, 122c…ラインメモリ

124…ラインメモリ制御回路

126…補間処理回路

128…係数選択制御回路

130…ODD係数メモリ

10 132…EVEN係数メモリ

134…制御条件レジスタ

140, 142…シフトレジスタ

144, 146, 148, 150…乗算回路

152…加算回路

15 154…出力バッファ

#### [発明を実施するための最良の形態]

以下に図面に示した本発明の実施の形態を参考しながらさらに詳しく説明する。

##### A. 画像処理装置および画像表示装置の全体構成：

20 次に、本発明の実施の形態を実施例に基づき説明する。図1は、この発明の実施例としての画像表示装置の構成を示すブロック図である。この画像表示装置は、画像処理部100と、液晶ディスプレイ駆動部70と、光変調部としての液晶ディスプレイパネル80とを備えたコンピュータシステムである。画像処理部100は、同期分離部20と、信号仕様変換部30と、A/D変換部40と、画像拡大／縮小処

理部 50 と、CPU 60 とを備えている。この画像表示装置は、図示しない光学系用いて液晶ディスプレイパネル 80 に表示された画像を投写スクリーン上に投写して表示する投写型表示装置（いわゆるプロジェクタ）である。

なお、画像処理部 100 は、液晶ディスプレイ駆動部 70 と液晶ディスプレイパネル 80 とは別体の構成としてもよい。また、液晶ディスプレイパネル 80 とは異なる種類の表示装置（例えばプラズマディスプレイパネルやCRT）を使用することも可能である。

同期分離部 20 は、インタレース方式のコンポジット画像信号 VS（輝度信号と色信号と同期信号とが重畠された画像信号）から垂直同期信号 VD 1 と、水平同期信号 HD 1 を分離するとともに、入力される画像信号が奇数フィールドの画像信号か偶数フィールドの画像信号かを判別してフィールド信号 FD を出力する。

信号仕様変換部 30 は、コンポジット画像信号 VS を R（赤）、G（緑）、B（青）の3色のコンポーネント画像信号 RGBS（同期信号を含まない画像信号）に変換する。コンポーネント画像信号 RGBS は、AD 変換部 40 においてデジタル画像信号 DVI に変換されて、画像拡大／縮小処理部 50 に入力される。

なお、AD 変換に用いられるサンプリングクロック信号 DCLK 1 は、画像拡大／縮小処理部 50 から供給される。

画像拡大／縮小処理部 50 は、CPU 60 から与えられた処理条件に応じて、AD 変換部 40 から出力された各フィールドの画像信号 DVI を出力画像信号 DVO として出力する。この際、画像の拡大または縮小処理を行うことも可能である。また、画像拡大／縮小処理部 50 は、液晶ディスプレイ 80 に画像を表示するための水平同期信号 HD 2 と、垂直同期信号 VD 2 と、ドットクロック信号 DCLK 2 を出力する。なお、画像拡大／縮小処理部 50 の詳細は後述する。

液晶ディスプレイ駆動部 70 は、この出力画像信号 DVO と、垂直同期信号 VD 2 と、水平同期信号 HD 2 と、ドットクロック信号 DCLK 2 とに応じて、液晶ディスプレイパネル 80 に画像を表示する。

B. 画像拡大／縮小処理部 50 の構成：

図2は、画像拡大／縮小処理部50の構成の一例を示す概略ブロック図である。画像拡大／縮小処理部50は、フィールドメモリ110と、書きクロック生成回路112と、書き制御回路114と、読み出制御回路116と、同期信号発生回路118と、拡大／縮小処理制御回路120と、ラインメモリ122と、ラインメモリ制御回路124と、補間処理回路126と、係数選択制御回路128と、ODD係数メモリ130と、EVEN係数メモリ132と、制御条件レジスタ134とを備えている。

制御条件レジスタ134は、画像処理装置における種々の制御条件を記憶するレジスタである。これらの条件は、バスを介してCPU60によって設定される。図10において、「\*」が付されているブロックは、制御条件レジスタ134にそれぞれ接続されており、制御条件レジスタ134に記憶されている条件に従ってそれぞれの処理を実行する。

フィールドメモリ110は、ODDメモリ110aと、EVENメモリ110bの2つのメモリを備えている。図3は、ODDメモリ110aとEVENメモリ110bの記憶内容を示す説明図である。図のP(y, x)はy番目のライン上のx番目の画素の画像信号を示している。ODDメモリ110aは、AD変換部40から出力されたデジタル画像信号DVIのうち奇数フィールドの画像信号を記憶する。一方、EVENメモリ110bは、偶数フィールドの画像信号を記憶する。すなわち、ODDメモリ110aは図3(A)に示すようにL1ライン目、L3ライン目、L5ライン目、…の画像信号を記憶し、EVENメモリ110bは図3(B)に示すようにL2ライン目、L4ライン目、L6ライン目、…の画像信号を記憶している。本実施例では、2つのメモリを用いているが、2フィールド分の画像信号を記憶できる一つのメモリを用いてもよい。また、フィールドメモリとしては、DRAM、SRAM、VRAM等の種々のメモリが利用可能である。

図2の書きクロック生成回路112は、水平同期信号HD1に同期したドットクロック信号DCLK1を生成する。このドットクロック信号DCLK1は、AD変換部40のサンプリングクロックとして使用される。書きクロック生成回路112内には、図示しないPLL回路が設けられており、このPLL回路が制御条件レジ

スタ 1 3 4 に設定されている分周比に応じてドットクロック信号 D C L K 1 を生成する。この分周比は、水平同期信号 H D 1 の周波数とドットクロック信号 D C L K 1 との周波数の比に相当する。

書込制御回路 1 1 4 は、A D 変換部 4 0 から出力された画像信号 D V I をフィールドメモリ 1 1 0 へ書き込むための制御を行う。この書き込み制御は、制御条件レジスタ 1 3 4 に記憶されている画像の取り込み条件（例えば、同期信号 H D 1 / V D 1 を基準に画像のどの範囲を取り込むかを示す条件）に基づいて、同期信号 H D 1 / V D 1 およびドットクロック信号 D C L K 1 に同期して実行される。

同期信号発生回路 1 1 8 は、水平同期信号 H D 2 と、垂直同期信号 V D 2 と、ドットクロック信号 D C L K 2 とを生成する。これらの信号は、フィールドメモリ 1 0 に記憶された画像データを読み出して液晶ディスプレイパネル 8 0 に表示するための各種の処理に使用される。

同期信号 H D 2 および V D 2 の周波数は、液晶ディスプレイパネル 8 0 に画像を表示するために好ましい周波数の範囲の中から、フィールドメモリ 1 1 0 から読み出された画像に拡大／縮小処理を実行するために要する処理時間が十分にとれる周波数の値に決定される。ドットクロック信号 D C L K 2 は、ドットクロック信号 D C L K 1 と同様に図示しない P L L 回路によって水平同期信号 H D 2 に基づいて生成される。なお、これらの信号 H D 2 , V D 2 , D C L K 2 を生成するための制御条件は、制御条件レジスタ 1 3 4 から供給される。

拡大／縮小処理制御回路 1 2 0 は、制御条件設定レジスタ 1 3 4 に記憶されている拡大／縮小制御条件に基づいて、読出制御回路 1 1 6 、ラインメモリ制御回路 1 2 4 、係数選択制御回路 1 2 8 を制御する。これによりフィールドメモリ 1 1 0 から読み出された画像データが拡大／縮小されるとともに補間されて液晶ディスプレイパネル 8 0 に与えられ、この結果、所望の倍率の画像が表示される。

この画像表示処理は、同期信号発生回路 1 1 8 から供給されるドットクロック信号 D C L K 2 と、同期信号 H D 2 / V D 2 とに同期して実行される。

画像表示の際には、まず、読出制御回路 116 が、拡大／縮小処理制御回路 12  
0 から供給される読出制御信号 FREQ に従って、フィールドメモリ 110 から画  
像データ RD を読み出す。フィールドメモリ 110 から読み出された画像データ R  
D は、ラインメモリ制御回路 124 を介してラインメモリ 122 に記憶される。す  
5 なわち、ラインメモリ制御回路 124 は、拡大／縮小処理制御回路 120 から供給  
される書込制御信号 LMW に従って、フィールドメモリ 110 から読み出された画  
像データ RD を、3 つのラインメモリ 122a, 122b, 122c に 1 ライン毎  
に順に格納する。また、いずれか一つのラインメモリに画像データ RD を書き込ん  
でいる間に 2 ライン分の画像データ RDA, RDB を他の 2 本のラインメモリから  
10 各画素毎に順に読み出す処理も同時に実行する。画像データ RDA は、画像データ  
RDB よりも 1 ライン先にラインメモリ 122 に書き込まれた画像データである。  
なお、書込制御信号 LMW および読出制御信号 LMR は、読出制御信号 FREQ に  
従って出力される。

補間処理回路 126 は、ラインメモリ 122 から読み出された画像データ RDA,  
15 RDB を利用して、液晶ディスプレイパネル 80 の各ラインに与えるべき画像データ DVO を生成する。図 4 は、補間処理回路 126 の内部構成を示すブロック図で  
ある。補間処理回路 126 は、2 つのシフトレジスタ 140, 142 と、4 つの乗  
算回路 144, 146, 148, 150 と、加算回路 152 と、出力バッファ 15  
20 インメモリ制御回路 124 から供給された 2 ラインの画像データ RDA, RDB が  
インメモリ制御回路 124 から供給された 2 ラインの画像データ RDA, RDB が  
1 画素毎に順に入力される。第 1 と第 2 のシフトレジスタ 140, 142 は 2 段の  
ラッチ回路であり、1 画素の画像データがラインメモリ 122 から読み出されて入  
力される毎に、シフトクロック SCLK に従って 1 段ずつシフトする。このシフ  
トクロック SCLK はラインメモリ制御回路 124 または拡大／縮小処理制御回  
路 120 から、読出制御信号 LMR に従って出力される。

例えば、2 本のライン上の第 1 の画素の画像データがシフトレジスタ 140, 1  
42 にそれぞれ入力されると、第 1 の画素の画像データは、第 1 段目のラッチ 0 で  
シフトクロック SCLK の変化のタイミングでラッチされる。次に、シフトレジ

- 5     スタ 140, 142 に第 2 の画素の画像データが入力されると、第 1 段目のラッチ  
0 は第 2 の画素の画像データをシフトクロック S F C L K の変化のタイミングでラ  
ッチする。また、第 1 段目のラッチ 0 でラッチされていた第 1 の画素の画像データ  
は第 2 段目のラッチ 1 でシフトクロック S F C L K の変化のタイミングでラッチさ  
れる。これにより、第 1 のシフトレジスタ 140 に入力された 1 ライン目の第 1 の  
10    画素の画像データは画像データ P A 1 として、第 2 の画素の画像データは画像デー  
タ P A 2 として出力される。また、第 2 のシフトレジスタ 142 に入力された 2 ラ  
イン目の第 1 の画素の画像データは画像データ P B 1 として、第 2 の画素の画像デ  
ータは画像データ P B 2 として出力される。
- 15    シフトレジスタ 140, 142 から出力される画像データ P A 1, P A 2, P B  
1, P B 2 には、乗算回路 144, 146, 148, 150 においてそれぞれの係  
数 K 00, K 01, K 10, K 11 が乗じられて加算回路 152 に入力される。乗算回路  
144, 146, 148, 150 の係数 K 00, K 01, K 10, K 11 は、ODD 係数  
メモリ 130 または EVEN 係数メモリ 132 に格納されており、補間処理回路 1  
26 に入力される画像データが奇数フィールドか偶数フィールドかに応じて係数選  
択制御回路 128 を介して供給される。すなわち、入力される画像データが奇数フ  
ィールドの画像データであれば ODD 係数メモリ 130 に格納されている係数が選  
択され、偶数フィールドの画像データであれば EVEN メモリ 132 に格納されて  
いる係数が選択される。加算回路 152 は、4 つの乗算回路 144, 146, 14  
20    8, 150 から入力された画像データの加算値 ( $K_{00} \cdot P_A 1 + K_{01} \cdot P_A 2 + K_{10} \cdot P_B 1 + K_{11} \cdot P_B 2$ ) を出力する。この加算値は、補間後の画像データとし  
て使用される。すなわち、この補間処理回路 126 は、4 つの画素の画像データか  
ら、ある画素の画像データを補間する 2 行 2 列の行列演算回路である。なお、この  
補間処理については後述する。
- 25    出力バッファ 152 は、加算回路 152 から出力された画像データを、同期信号  
H D 2 / V D 2 およびドットクロック信号 D C L K 2 に同期して画像信号 D V O と  
して出力する。

図2に示す係数選択制御回路128は、各ラインの各画素ごとに拡大／縮小処理制御回路120から供給される選択制御信号FSELに従って、補間処理回路126に上記係数K00, K01, K10, K11を供給する。この選択制御信号FSELは、液晶ディスプレイパネル80への画像出力サイクルに従って係数選択制御回路128に供給される。

ODD係数メモリ130およびEVEN係数メモリ132に格納されている係数は、フィールドメモリ110に書き込まれた各フィールドの画像に対する液晶ディスプレイパネル80に表示する画像のサイズ、すなわち、拡大／縮小率に応じてCPU60によって計算される。あるいは、ODD係数メモリ130およびEVEN係数メモリ132は、あらかじめ複数の画像拡大縮小量に応じた複数組の係数を格納しておき、設定された画像の拡大／縮小率に応じてその1組を係数選択制御回路128で選択するようにしてもよい。

上記のようにして、画像拡大／縮小処理部50は、AD変換部40から入力されたインターレース方式の画像をノンインターレース方式の画像に変換するとともに、液晶ディスプレイパネル80に所望の倍率で表示する。

### C. 垂直方向の補間処理処理：

補間処理回路126は、以下に説明するように、液晶ディスプレイパネル80の同一のラインには、原画像内の同一のライン位置の画像データが常に供給されるよう、奇数フィールドと偶数フィールドの少なくとも一方に対して補間処理を行つている。図5は、本実施例において初期サイズで画像を表示する際の奇数フィールドと偶数フィールドを示す説明図である。図5(A)に示す原画像と、図5(C)に示す偶数フィールドは従来技術で説明した図14(A), (C)のものと同じである。

図5(B)に示す奇数フィールドは、偶数フィールドと同じ画像ライン位置の画像を表示するように画像が垂直方向に補間される。ここで、「画像ライン」とは原画像内におけるラインを意味し、「画像ライン位置」とは原画像内で定義されたライン位置を意味する。画像ライン位置の値は、整数に限らず、後述するように小数

を含む値になる場合がある。なお、液晶ディスプレイパネル80のラインは、画像ラインと区別するために、「表示部ライン」と呼ぶ。

- 図5 (B), (C)に示すように、液晶ディスプレイパネル80の1番目の表示部ラインには、奇数フィールドでも偶数フィールドでも画像ラインL2が表示される。補間処理回路126は、奇数フィールドにおいて、液晶ディスプレイパネル80の1番目の表示部ラインに画像ラインL2を表示するために、奇数フィールドに含まれている2つの画像ラインL1, L3の画像を補間（単純平均）することによって、画像ラインL2の画像を求めている。こうして得られた奇数フィールドの画像ラインL2の画像は、偶数フィールドの画像ラインL2の画像とは完全に同じであるが、両者はかなり近似しているので、フリッカを防止することができる。液晶ディスプレイパネル80の他の表示部ラインに関しても同様に、奇数フィールドと偶数フィールドが、同じ画像ライン位置の画像を表示できるように、奇数フィールドの画像が補間されている。但し、奇数フィールドの最下端では、偶数フィールドの最下端と同じ画像ラインL10の画像を補間で求めることができない。従って、15 最下端の表示部ラインだけは、奇数フィールドと偶数フィールドが異なる画像ライン位置の画像を表示するので、ここに多少のフリッカが発生する可能性がある。但し、実際の画像表示装置では、表示部ライン数は200~300本以上となることが多いので、最下端の表示部ラインのみにフリッカが多少生じても実用上は問題にならない。
- なお、図5の例では、偶数フィールドの画像ライン位置に合わせるように奇数フィールドの画像を補間していたが、これとは逆に、奇数フィールドの画像ライン位置に合わせるように偶数フィールドの画像を補間するようにしてもよい。この場合25 最上端のラインだけは奇数フィールドと偶数フィールドが異なる画像ライン位置の画像を表示する。このように、同一の表示部ラインに供給される画像の画像ライン位置は、奇数フィールドと偶数フィールドとでできる限り同一になるように調整さ

れるが、最上端または最下端の表示部ラインでは奇数フィールドと偶数フィールドの画像ライン位置は異なっていてもよい。

この明細書において、「奇数フィールドと偶数フィールドの両方において、同じ表示部ラインに、同じ画像ライン位置の画像が表示される」という語句は、このよ  
5 うに最上端または最下端付近の少数の表示部ラインでは異なる画像ライン位置の画  
像が表示されることを許容しており、最上端または最下端付近の少数のラインを除  
く他の表示部ラインにおいて同一の画像ライン位置の画像が表示されればよい。

図6は、図5 (B), (C) に示した初期サイズの画像を3倍に拡大して表示す  
る場合に、液晶ディスプレイパネルの各ラインに表示されるべき偶数フィールドの  
10 原画像のライン位置を示す説明図である。

画像を3倍に拡大する場合に、液晶ディスプレイパネル80の各表示部ライン1,  
2, 3, 4, …に与えられる偶数フィールドにおける画像ラインは、L2, L(2  
+2/3), L(3+1/3), L4, …となる。すなわち、原画像に元々存在す  
る偶数ラインの間を等間隔で3等分するように2本のラインが追加されている。な  
15 お、図6に示す画像ライン位置は、奇数フィールドにも適用される。

画像を垂直方向に $\alpha$ 倍 ( $\alpha$ は0でない任意の正の数) したときに、m番目の表示  
部ラインに表示される画像ラインの位置 (ライン番号) yは、次の(1)式で与え  
られる。

$$y = 2 + (2/\alpha) \cdot (m-1) \quad \dots (1)$$

20 図6に示す各表示部ラインの画像ライン位置 (文字「L」の後に付された数字)  
の値は、この(1)式に従っている。また、前述した図5 (C) に示す初期サイズ  
における各表示部ラインの画像ライン位置も、 $\alpha=1$ を(1)式に代入することに  
よって得られることが分かる。

なお、図6の12～15番目の表示ラインにおける画像ライン位置は、式(1)  
25 を用いて単純に直線補間するとすると、図の()内に示すものとなる。しかし、図  
5 (A) に示すように画像ラインは10ライン目までしか存在しないと仮定してい  
るため、偶数フィールドにおいて画像ラインL10よりも下側のライン (図6のラ

5 イン  $L_{(10+2/3)}$ 、 $L_{(11+1/3)}$  を補間することはできない。また、奇数フィールドにおいて画像ライン  $L_9$  よりも下側のラインを補間することができない。そこで、液晶ディスプレイパネル 80 の 12 ~ 15 番目の表示部ラインの画  
像ライン位置は、奇数フィールドの最下端の画像ライン  $L_9$  と合わせることとしている。このような画像ライン位置の調整は、上記の (1) 式で得られる  $y$  の値が奇  
10 数フィールドの画像ライン位置の最大値 (図 5 の場合は 9) を越えたときには  $y$  を強制的にその最大値に設定することによって、容易に実現することができる。こうすれば、すべての表示部ラインにおいて、偶数フィールドと奇数フィールドの画像  
15 ライン位置を一致させることができる。なお、このような  $y$  の値の再調整を行わず  
20 に、図 5 に示した初期サイズの場合と同様に、最上端または最下端付近の少数のライ  
ンにおいて異なる画像ライン位置の画像が表示されることを許容してもよい。こ  
うしても、倍率  $\alpha$  があまり大きくなれば、最上端または最下端付近の少数のライ  
ンにおけるフリッカは実用上は問題とならない。

25 図 7 は、液晶ディスプレイパネルの各表示ラインにおける画像ライン位置と、奇  
数フィールドおよび偶数フィールドに本来含まれている画像ラインとの関係を示す  
説明図である。各フィールドの補間処理に用いられる補間係数は、各表示部ライン  
における画像ライン位置と、各フィールドに本来含まれている画像ラインの位置と  
の関係から決定される。例えば、液晶ディスプレイパネル 80 の 2 番目の表示部ラ  
インに与えられる (表示される) 画像ラインは  $L_{(2+2/3)}$  である。この画像  
20 ライン  $L_{(2+2/3)}$  の位置は、偶数フィールドにおいては、2 本の画像ライン  
 $L_2, L_4$  の間を 1 : 2 に内分する位置に相当する。また、奇数フィールドにお  
いては、2 本の画像ライン  $L_1, L_3$  の間を 5 : 1 に内分する位置に相当する。

25 ここで、図 8 に示すように、画像ライン位置の値が  $y$  である画像ライン  $L_y$  は、  
画像ライン位置が  $i$  と  $(i+2)$  である 2 本の画像ライン  $L_i, L_{i+2}$  から補間さ  
れるものと仮定する。この値  $y$  は、上述した (1) 式から得られた値である。この  
とき、画像ライン  $L_y$  のラインデータは次の (2) 式に従って算出される。

$$L_y = k_y \cdot L_i + (1 - k_y) \cdot L_{i+2} \quad \dots (2)$$

ここで、補正係数  $K_y$  は、次の(3)式に示すように、 $i$  ラインと  $(i+2)$  ラインとの間の距離に対する  $y$  ラインと  $(i+2)$  ラインとの間の距離の割合を示している。

$$\begin{aligned} k_y &= \{(i+2) - y\} / \{(i+2) - i\} \\ 5 &= \{(i+2) - y\} / 2 \quad \cdots (3) \end{aligned}$$

画像ライン  $L_y$  の補間に用いられる 2 本の画像ライン  $L_i$ ,  $L_{i+2}$  の位置を示すパラメータ  $i$  は、偶数フィールドでは以下の(4a)式で与えられる。

$$\text{偶数フィールド: } i = 2 \cdot \{\text{INT}[y/2]\} \quad \cdots (4a)$$

ここで、演算子  $\text{INT}[]$  は、かぎかっこ内の値の小数点以下を切り捨てる整数化演算を示す。

奇数フィールドでは、パラメータ  $i$  は次の(4b)式で与えられる。

奇数フィールド:  $i = 2 \cdot \{\text{INT}[(y-1)/2]\} + 1 \quad \cdots (4b)$  液晶ディスプレイ 80 の  $m$  番目の表示部ラインに与えられる画像ラインのラインデータは、偶数フィールドと奇数フィールドのそれぞれにおいて、(1)式ないし(4b)式から求めることができる。例えば、図7に示されているように、2番目の表示部ラインに表示される画像ライン  $L(2+2/3)$  のラインデータは、偶数フィールドと奇数フィールドとでそれぞれ以下のように算出される。

$$\text{偶数フィールド: } L(2+2/3) = 2/3 \cdot L_2 + 1/3 \cdot L_4$$

$$\text{奇数フィールド: } L(2+2/3) = 1/6 \cdot L_1 + 5/6 \cdot L_3$$

図9は、画像を3倍に拡大して表示する場合に、各表示部ラインに与えられる奇数フィールドおよび偶数フィールドそれぞれにおける画像ラインの補間式を示す説明図である。各種画像ラインの補間係数は、上述した(1)式ないし(4b)式からそれぞれ算出されている。

上記のように、インタレース方式の原画像をノンインタレース方式に変換し、垂直方向に所定の倍率で液晶ディスプレイパネル 80 に表示する場合に、液晶ディス

プレイパネル 80 の各表示部ラインに対して、偶数フィールドと奇数フィールドのそれぞれにおいて与えられる画像ライン位置が互いに一致するようにすることができます。これにより、液晶ディスプレイパネル 80 に表示された画像において、フリッカの発生を防止することができる。

5 D. 水平方向の補間処理：

- 水平方向の拡大／縮小処理は、拡大の方向が水平方向であることを除けば、垂直方向の場合と同様に実行することができる。なお、原画像の水平方向の画素位置は、奇数フィールドと偶数フィールドとで一致している。したがって、垂直方向の拡大／縮小のように、液晶ディスプレイパネル 80 の水平方向の各画素に対して、偶数フィールドと奇数フィールドとでそれぞれ与えられる画像データの原画像における画素が互いに一致するように調整する必要はない。

- 以下では、原画像内における画素を「画像内画素」と呼び、原画像内で定義された画素位置を「画像内画素位置」と呼ぶ。画像内画素位置の値は、整数に限らず、小数を含む値になる場合がある。また、液晶ディスプレイパネル 80 の画素を「表示部画素」と呼び、その位置を「表示部画素位置」と呼ぶ。

画像を水平方向に  $\beta$  倍 ( $\beta$  は 0 でない任意の正の数) したときに、 $n$  番目の表示部画素に表示される画像内画素の位置 (画素番号)  $x$  は、上述した (1) 式に類似した次の (5) 式で与えられる。

$$x = 1 + (1/\beta) \cdot (n - 1) \quad \dots (5)$$

- 20 また、画像内画素位置の値が  $x$  である画像内画素  $P_x$  の画素データは、画像内画素位置が  $j$  と  $(j + 1)$  である 2 つの画像内画素  $P_j$ ,  $P_{j+1}$  の画素データから補間される。このとき、画像内画素  $P_x$  の画素データは、上述した (2) 式に類似した次の (6) 式に従って算出される。

$$P_x = k_x \cdot P_j + (1 - k_x) \cdot P_{j+1} \quad \dots (6)$$

- 25 ここで、補正係数  $k_x$  は、上述した (3) 式に類似した次の (7) 式で与えられる。

$$\begin{aligned} k_x &= \{ (j+1) - x \} / \{ (j+1) - j \} \\ &= \{ (j+1) - x \} \end{aligned} \quad \cdots (7)$$

また、画像内画素  $P_x$  の補間に用いられる 2 つの画像内画素  $P_j$ ,  $P_{j+1}$  の位置を示すパラメータ  $j$  は、以下の (8) 式で与えられる。

5       $j = \{ \text{INT} [x] \} \quad \cdots (8)$

このように、 $n$  番目の表示部画素に与えられる画像内画素の画素データは、上記の (5) 式ないし (7) 式を用いて求めることができる。

#### E. 垂直方向および水平方向の拡大／縮小に伴う補間処理：

図 10 は、垂直方向および水平方向にそれぞれ 3 倍に拡大する場合に、液晶ディスプレイパネル 80 の各ライン上の各画素に与えられる原画像の画素データを示す説明図である。図の  $P(y, x)$  は、 $y$  番目の画像ライン上の  $x$  番目の画像内画素説明図における画素データを示している。 $m$  番目の表示部ラインの  $n$  番目の表示部画素における画素データ  $P(y, x)$  を示すパラメータである  $x, y$  は、垂直方向の倍率  $\alpha$  と水平方向の倍率  $\beta$  とに応じて上述した (1) 式と (5) 式とからそれぞれ算出される。

各画素データを与える補間式は、上述した (2) 式で与えられる垂直方向の補間式と、(6) 式で与える水平方向の補間式とを組み合わせることによって作成することができる。図 11 は、画素  $P(y, x)$  の補間方法を示す説明図である。垂直方向の補正係数  $k_y$  ( $0 \leq k_y \leq 1$ ) は、上述した (3) 式で与えられる。また、水平方向の補正係数  $k_x$  ( $0 \leq k_x \leq 1$ ) は、上述した (7) 式で与えられる。 $y$  番目の画像ラインの  $x$  番目の画素データ  $P(y, x)$  は、これを囲む 4 つの画素  $P(i, j)$ ,  $P(i, j+1)$ ,  $P(i+2, j)$ ,  $P(i+2, j+1)$  と、補正係数  $K_y$ ,  $K_x$  とから、次の (9) 式により求めることができる。

$$\begin{aligned} P(y, x) &= k_y \cdot k_x \cdot P(i, j) \\ 25 &\quad + k_y \cdot (1 - k_x) \cdot P(i, j+1) \\ &\quad + (1 - k_y) \cdot k_x \cdot P(i+2, j) \end{aligned}$$

$$+ (1 - k_y) \cdot (1 - k_x) \cdot P(i+2, j+1) \\ \dots (9)$$

なお、(9)式において、 $k_x = 1$ とすれば(9)式は(2)式と等価である。すなわち、(9)式から垂直方向のみの拡大／縮小におけるy番目の画像ラインの  
5 補間画像データを求める事もできる。同様に、 $k_y = 1$ とすれば、水平方向のみの拡大／縮小におけるx番目の画素の補間画像データを求める事もできる。

なお、(9)式は、次の(10)式、(11a)～(11d)式のように書き換えることができる。

$$P(y, x) = K_{00} \cdot P(i, j) + K_{01} \cdot P(i, j+1) + K_{10} \cdot P(i+2, j) + K_{11} \cdot P(i+2, j+1) \dots (10)$$

$$K_{00} = k_y \cdot k_x \dots (11a)$$

$$K_{01} = k_y \cdot (1 - k_x) \dots (11b)$$

$$K_{10} = (1 - k_y) \cdot k_x \dots (11c)$$

$$K_{11} = (1 - k_y) \cdot (1 - k_x) \dots (11d)$$

15 図4に示した補間処理回路126は、(10)式の線形演算を実現する構成を示したものである。すなわち、補間処理回路126は、4つの係数 $K_{00}$ ,  $K_{01}$ ,  $K_{10}$ ,  $K_{11}$ の設定に応じて、所定の拡大／縮小処理における液晶ディスプレイパネル80の各ライン上の各画素に与えられる画像データを生成することができる。

図12は、水平および垂直方向に3倍に拡大する場合に用いられる係数 $K_{00}$ ,  $K_{01}$ ,  $K_{10}$ ,  $K_{11}$ について示す説明図である。図のラインおよび画素は、液晶ディスプレイパネル80のライン（表示部ライン）および画素（表示部画素）を示している。 $m$ 番目の表示部ラインの $n$ 番目の画素を補正するときに使用される4つの画素 $P(i, j)$ ,  $P(i, j+1)$ ,  $P(i+2, j)$ ,  $P(i+2, j+1)$ を示すパラメータ $i$ ,  $j$ は、偶数フィールドでは上述した(1)式と(4a), (4b)式とに従って決定される。また、奇数フィールドでは、上述した(5)式と(8)

式とに従って決定される。また、4つの補間係数K 00, K 01, K 10, K 00の値は、上述した(3)式と(7)式と(11a)～(11d)式とに従って算出される。

図13は、水平および垂直方向に5/4倍に拡大する場合に用いられる係数K 00, K 01, K 10, K 11について示す説明図である。図のラインおよび画素は、液晶ディスプレイパネル80のラインおよび画素を示している。3倍拡大の場合と同様に、5 イスプレイパネル80の画像を5/4倍に拡大して表示する場合にも、上述した(1)式ないし(11d)式に従って各画素を補間することによって、液晶ディスプレイパネル80の同一の画素には、偶数フィールドでも奇数フィールドでも、原画像内における同一の位置の画素データを与えることができ、この結果、フリッカの発生を防止すること 10 ができる。

以上説明したように、本発明の画像処理装置は、フィールドメモリ110(図2)に記憶された画像を任意の倍率で表示し、この際に、フリッカを防止することができる。

また、上記実施例では、垂直方向または水平方向に等しい倍率で拡大する場合を 15 例に説明している。しかし、水平方向の倍率 $\beta$ と垂直方向の倍率 $\alpha$ は、それぞれ独立に、0でない任意の正の値に設定することができる。また、拡大だけでなく縮小する場合にも適用することができる。

なお、本発明において、画像の垂直方向の倍率 $\alpha$ が偶数である場合には、奇数フィールドも偶数フィールドも通常の直線補間の場合と同じ結果になる。従って本発明は、画像の垂直方向の倍率 $\beta$ が偶数以外の値(例えば1/3、5/4、3、5等) 20 のときに特に効果が大きい。

また、上記実施例は、補間処理回路126として(10)式を実現するための2行2列の行列演算回路を例に示しているが、これに限定されるものではない。

より高次の行列演算によるフィルタを用いても良い。また、スプラインやベジェ曲線による補間演算回路を用いるようにしてもよい。例えば、2つのラインの間にあ 25 るラインのデータを補間する場合に、さらにその上下のラインデータからこの2つのライン間の画像が上に凸か下に凸かを判断するようにする。この判断結果に応じ

て、上記補正係数を適切に変換させるようにしてもよい。このようにすればより精度のよい補間を行うことができる。

なお、この発明は上記の実施例や実施形態に限られるものではなく、その要旨を逸脱しない範囲において種々の態様において実施可能であり、例えば次のような変

5 形も可能である。

上記実施例としては、光変調部として液晶パネルを用いていたが、光変調部としては、画像信号に応じて、画像を視覚的に認識できる光を生成する種々の装置を利用することができる。例えば、DMD (Digital Micromirror Device : T I 社の商標) の様な反射型ライトバルブ、EL (Electro Luminescence) やLEDを用いた発光 10 型の表示装置、プラズマディスプレイパネルやCRTなども光変調部として利用できる。なお、液晶パネルは、光源から供給された光を画像信号に応じて変調する狭義の光変調器であるが、EL, LED, プラズマディスプレイパネルやCRTは、光源の機能と、狭義の光変調器の機能とを併せて有しているものと考えることができる。

## 請求の範囲

1. 原画像の奇数ラインフィールドと偶数ラインフィールドとをインタレース方式で表示するための2つのフィールド画像信号に基づいて、光変調部にノンインタース方式で画像信号を供給するための画像処理方法であって、

- 5 前記2つのフィールド画像信号で表される2つのフィールド画像を垂直方向にそれぞれ $\alpha$ 倍した2つの画像を表す画像信号を前記光変調部に交互にかつノンインタース方式で供給するために、前記光変調部に交互に与えられるべき2つの表示用画像信号を前記2つのフィールド画像信号からそれぞれ生成し、この際、前記2つの表示用画像信号の各ラインの信号のうちで前記光変調部の同一のラインに対して交互に与えられる各一対の信号が前記原画像内で定義される互いに等しいライン位置の画像を表すように、前記2つのフィールド画像信号の少なくとも一方に関して補間を実行することによって前記2つの表示用画像信号を生成することを特徴とする画像処理方法。

- 10 2. 前記2つのフィールド画像をさらに水平方向にそれぞれ $\beta$ 倍する場合には、前記光変調部の各ライン上の画素である対象画素を表す画像信号を、前記原画像において前記奇数ラインフィールドと前記偶数ラインフィールドのそれぞれに含まれておいたそれぞれ4つの画素の画像信号を、前記奇数ラインフィールドと前記偶数ラインフィールドとにおいてそれぞれ補間することによって作成し、前記4つの画素としては、前記対象画素を格子状に取り囲む最も近接した4つの画素を選択することを特徴とする請求の範囲第1項記載の画像処理方法。

- 15 3. 原画像の奇数ラインフィールドと偶数ラインフィールドとをインタレース方式で表示するための2つのフィールド画像信号に基づいて、光変調部にノンインタース方式で画像信号を供給する画像表示装置であって、

- 20 前記2つのフィールド画像信号で表される2つのフィールド画像を垂直方向にそれぞれ $\alpha$ 倍した2つの画像を表す画像信号を前記光変調部に交互にかつノンインタース方式で供給する際に、前記2つのフィールド画像信号のそれぞれに基づいて生成されて前記光変調部の同一のラインに対して交互に与えられる2つの表示用画

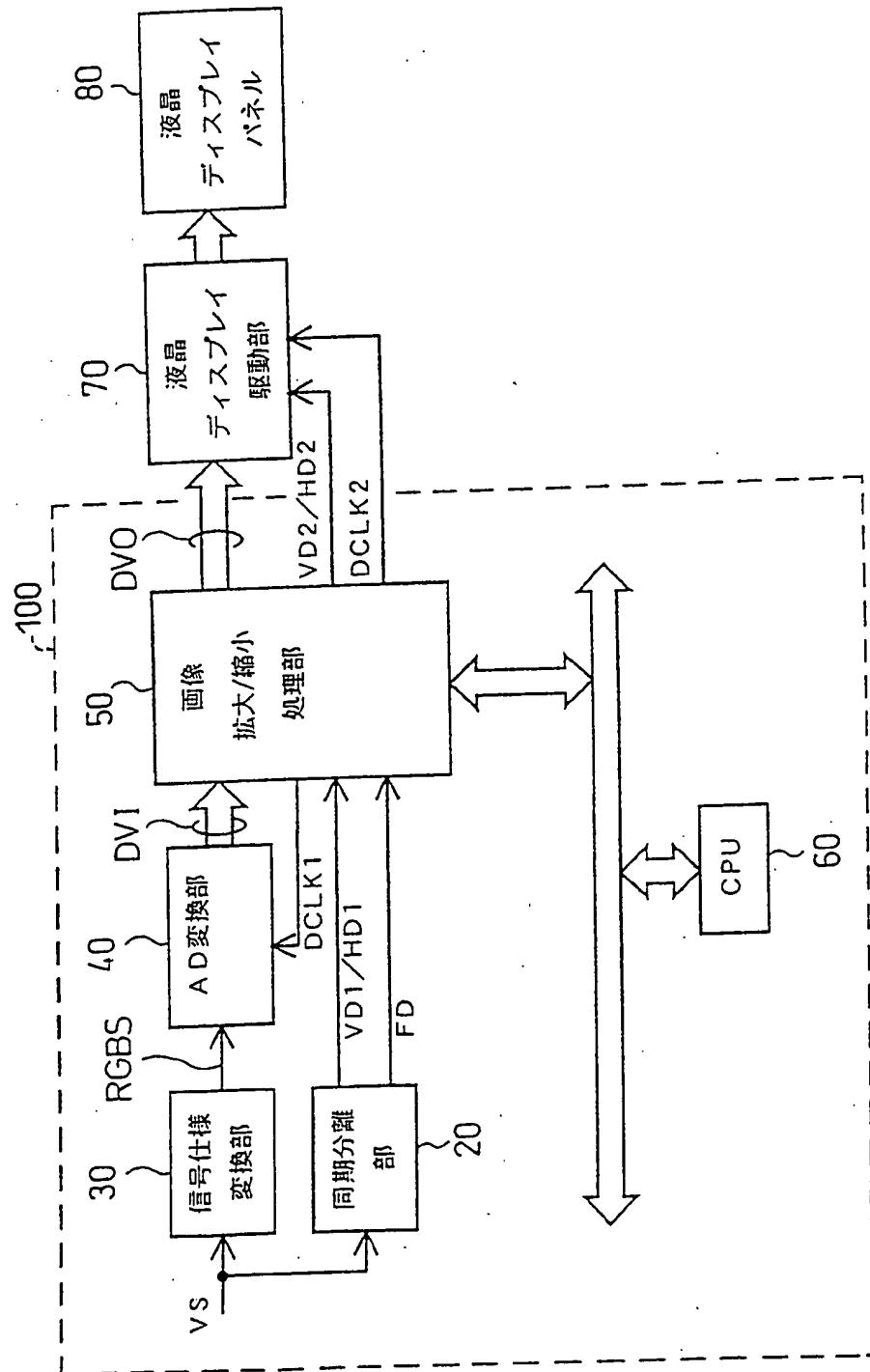
像信号が前記原画像内で定義される互いに等しいライン位置の画像を表すように、前記2つのフィールド画像信号の少なくとも一方に関して補間を実行することによって前記2つの表示用画像信号を生成する画像処理部を備えることを特徴とする画像表示装置。

5 4. 前記画像処理部は、

前記2つのフィールド画像をさらに水平方向にそれぞれ $\beta$ 倍する場合には、前記光変調部の各ライン上の画素である対象画素を表す画像信号を、前記原画像において前記奇数ラインフィールドと前記偶数ラインフィールドのそれぞれに含まれていたそれぞれ4つの画素の画像信号を、前記奇数ラインフィールドと前記偶数ラインフィールドとにおいてそれぞれ補間することによって作成し、前記4つの画素としては、前記対象画素を格子状に取り囲む最も近接した4つの画素を選択することを特徴とする請求の範囲第3項記載の画像表示装置。  
10

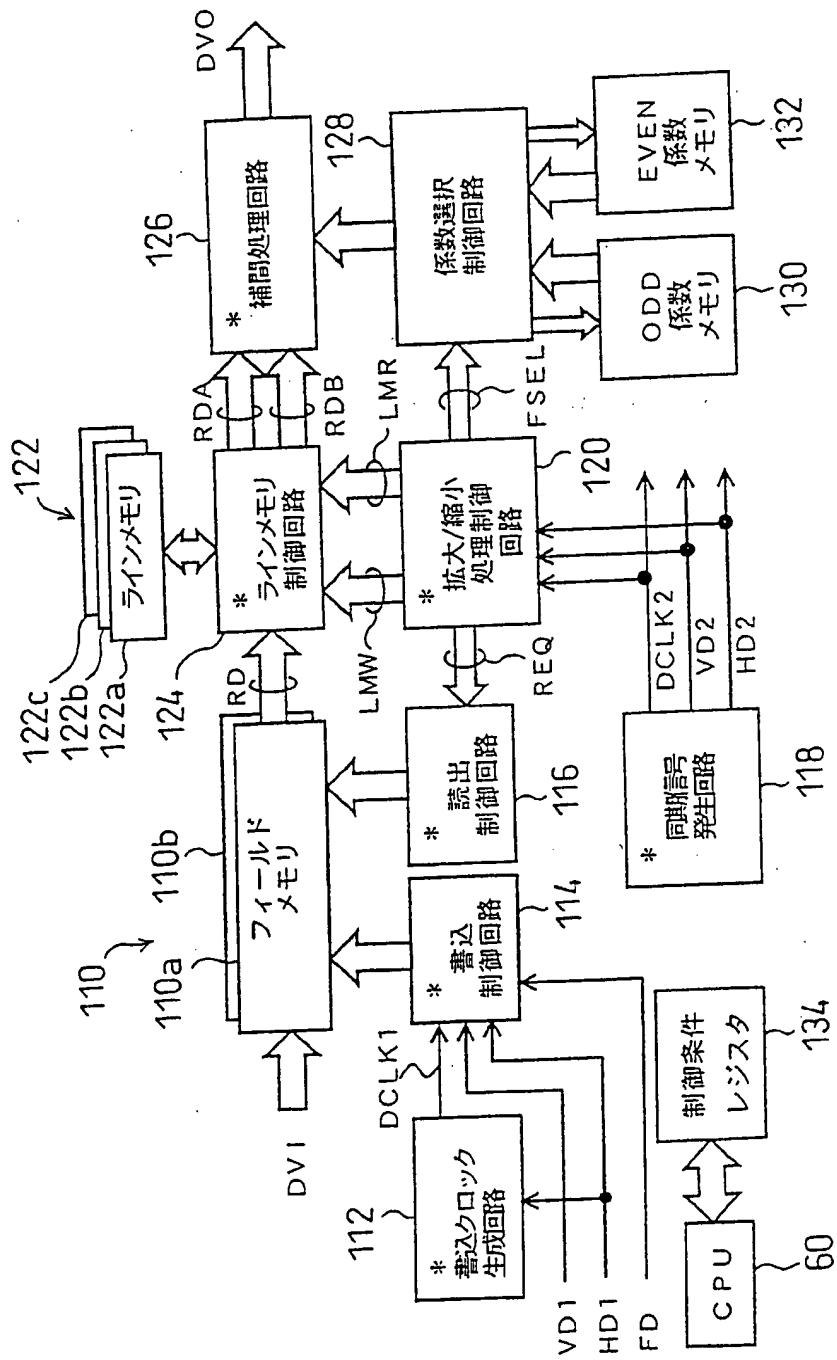
1 / 14

〔図1〕



2 / 14

[ 図 2 ]



## 〔図 3 〕

(A) 奇数フィールドメモリ

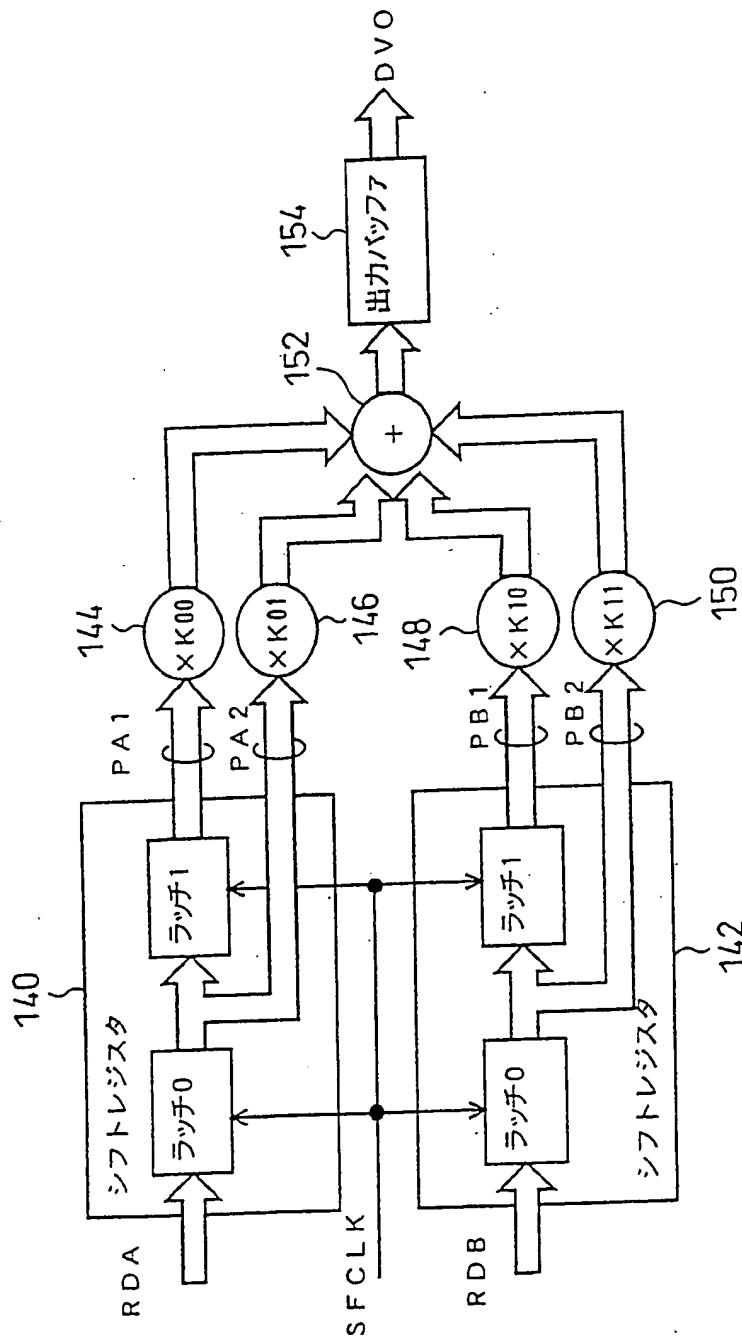
P(1, 1), P(1, 2), P(1, 3)...
P(3, 1), P(3, 2), P(3, 3)...
P(5, 1), P(5, 2), P(5, 3)...
P(7, 1), P(7, 2), P(7, 3)...
P(9, 1), P(9, 2), P(9, 3)...

(B) 偶数フィールドメモリ

P(2, 1), P(2, 2), P(2, 3)...
P(4, 1), P(4, 2), P(4, 3)...
P(6, 1), P(6, 2), P(6, 3)...
P(8, 1), P(8, 2), P(8, 3)...
P(10, 1), P(10, 2), P(10, 3)...

4 / 14

【 図 4 】



5 / 14

[ 図 5 ]

(A) 原画像

1	L 1
2	L 2
3	L 3
4	L 4
5	L 5
6	L 6
7	L 7
8	L 8
9	L 9
10	L 10

(B) 奇数フィールド表示 (初期サイズ)

LCD

ライン No.

1	$L_2 \leftarrow \frac{1}{2}L_1 + \frac{1}{2}L_3$
2	$L_4 \leftarrow \frac{1}{2}L_3 + \frac{1}{2}L_5$
3	$L_6 \leftarrow \frac{1}{2}L_5 + \frac{1}{2}L_7$
4	$L_8 \leftarrow \frac{1}{2}L_7 + \frac{1}{2}L_9$
5	L 9

(C) 偶数フィールド表示 (初期サイズ)

LCD

ライン No.

1	L 2
2	L 4
3	L 6
4	L 8
5	L 10

6/14

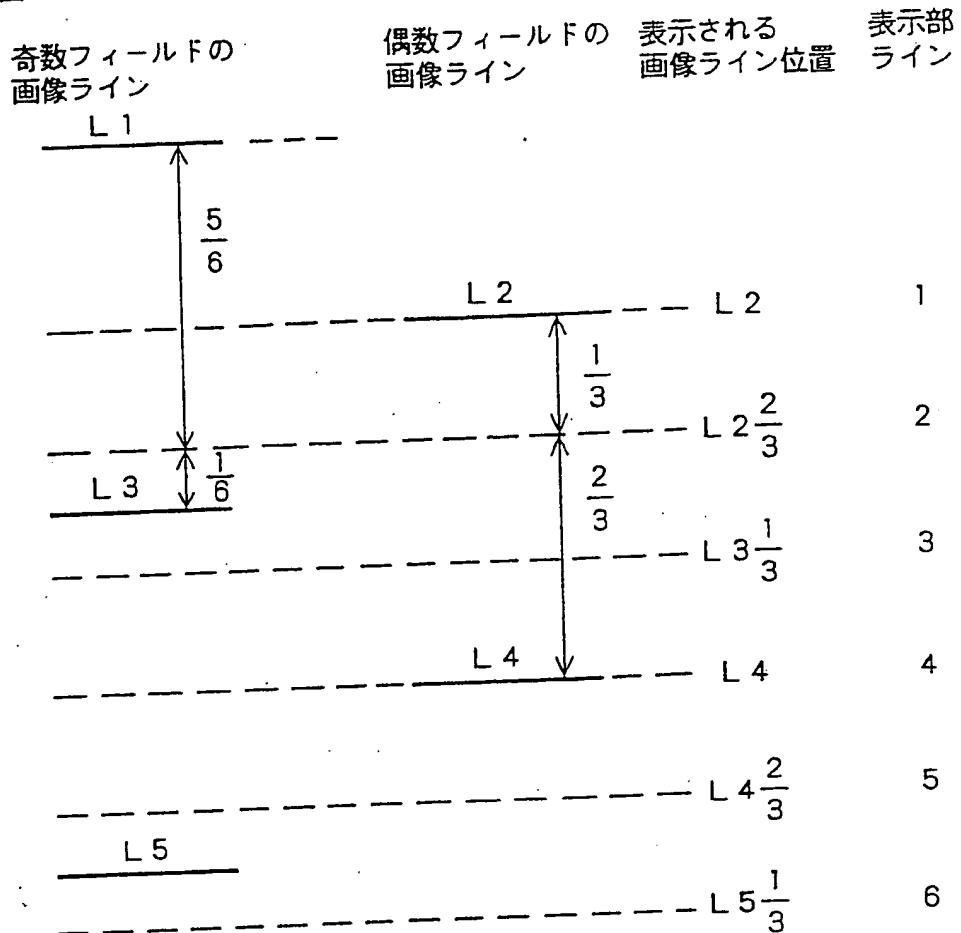
## [ 図 6 ]

LCD  
ライン No.

1	L2
2	$L2\frac{2}{3}$
3	$L3\frac{1}{3}$
4	L4
5	$L4\frac{2}{3}$
6	$L5\frac{1}{3}$
7	L6
8	$L6\frac{2}{3}$
9	$L7\frac{1}{3}$
10	L8
11	$L8\frac{2}{3}$
12	$L9\left(L9\frac{1}{3}\right)$
13	$L9(L10)$
14	$L9\left(L10\frac{2}{3}\right)$
15	$L9\left(L11\frac{1}{3}\right)$

7 / 14

[ 図 7 ]



[ 図 8 ]

$$\begin{array}{c}
 L_i \\
 \uparrow \\
 1 - k y \\
 L_y \\
 \downarrow \\
 k y \left( = \frac{(i+2) - y}{2} \right) \\
 L_{i+2}
 \end{array}
 \quad L_y = k y \cdot L_i + (1 - k y) \cdot L_{i+2}$$

8/14

【図9】

## 3倍拡大表示の画像ラインの補間式

LCD ライン No.	原画像 ライン No.	奇数フィールド ラインデータ	偶数フィールド ラインデータ
1	2	$\frac{1}{2} \cdot L1 + \frac{1}{2} \cdot L3$	$1 \cdot L2$
2	$2\frac{2}{3}$	$\frac{1}{6} \cdot L1 + \frac{5}{6} \cdot L3$	$\frac{2}{3} \cdot L2 + \frac{1}{3} \cdot L4$
3	$3\frac{1}{3}$	$\frac{5}{6} \cdot L3 + \frac{1}{6} \cdot L5$	$\frac{1}{3} \cdot L2 + \frac{2}{3} \cdot L4$
4	4	$\frac{1}{2} \cdot L3 + \frac{1}{2} \cdot L5$	$1 \cdot L4$
5	$4\frac{2}{3}$	$\frac{1}{6} \cdot L3 + \frac{5}{6} \cdot L5$	$\frac{2}{3} \cdot L4 + \frac{1}{3} \cdot L6$
6	$5\frac{1}{3}$	$\frac{5}{6} \cdot L5 + \frac{1}{6} \cdot L7$	$\frac{1}{3} \cdot L4 + \frac{2}{3} \cdot L6$
7	6	$\frac{1}{2} \cdot L5 + \frac{1}{2} \cdot L7$	$1 \cdot L6$
8	$6\frac{2}{3}$	$\frac{1}{6} \cdot L5 + \frac{5}{6} \cdot L7$	$\frac{2}{3} \cdot L6 + \frac{1}{3} \cdot L8$
9	$7\frac{1}{3}$	$\frac{5}{6} \cdot L7 + \frac{1}{6} \cdot L9$	$\frac{1}{3} \cdot L6 + \frac{2}{3} \cdot L8$
10	8	$\frac{1}{2} \cdot L7 + \frac{1}{2} \cdot L9$	$1 \cdot L8$
11	$8\frac{2}{3}$	$\frac{1}{6} \cdot L7 + \frac{5}{6} \cdot L9$	$\frac{2}{3} \cdot L8 + \frac{1}{3} \cdot L10$
12	9	$1 \cdot L9$	$\frac{1}{2} \cdot L8 + \frac{1}{2} \cdot L10$
13	9	$1 \cdot L9$	$\frac{1}{2} \cdot L8 + \frac{1}{2} \cdot L10$
14	9	$1 \cdot L9$	$\frac{1}{2} \cdot L8 + \frac{1}{2} \cdot L10$
15	9	$1 \cdot L9$	$\frac{1}{2} \cdot L8 + \frac{1}{2} \cdot L10$

9/14

図 10 ]

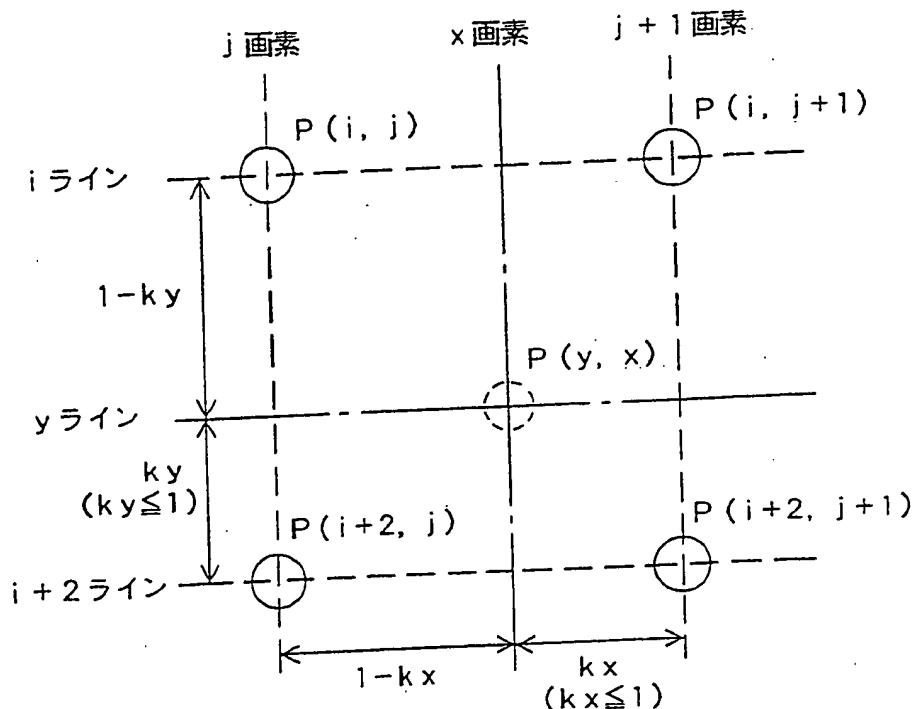
→ 水平(画素)

m	n	1	2	3	4	1 2	1 3	1 4	1 5
1	P(2, 1)	P(2, 1 $\frac{1}{3}$ )	P(2, 1 $\frac{2}{3}$ )	P(2, 2)		P(2, 4 $\frac{2}{3}$ )	P(2, 5)	P(2, 5)	P(2, 5)
2	P(2 $\frac{2}{3}$ , 1)	P(2 $\frac{2}{3}$ , 1 $\frac{1}{3}$ )	P(2 $\frac{2}{3}$ , 1 $\frac{2}{3}$ )	P(2 $\frac{2}{3}$ , 2)		P(2 $\frac{2}{3}$ , 4 $\frac{2}{3}$ )	P(2 $\frac{2}{3}$ , 5)	P(2 $\frac{2}{3}$ , 5)	P(2 $\frac{2}{3}$ , 1)
3	P(3 $\frac{1}{3}$ , 1)	P(3 $\frac{1}{3}$ , 1 $\frac{1}{3}$ )	P(3 $\frac{1}{3}$ , 1 $\frac{2}{3}$ )	P(3 $\frac{1}{3}$ , 2)		P(3 $\frac{1}{3}$ , 4 $\frac{2}{3}$ )	P(3 $\frac{1}{3}$ , 5)	P(3 $\frac{1}{3}$ , 5)	P(3 $\frac{1}{3}$ , 5)
4	P(4, 1)	P(4, 1 $\frac{1}{3}$ )	P(4, 1 $\frac{2}{3}$ )	P(4, 2)		P(4, 4 $\frac{2}{3}$ )	P(4, 5)	P(4, 5)	P(4, 5)
1 2	P(9, 1)	P(9, 1 $\frac{1}{3}$ )	P(9, 1 $\frac{2}{3}$ )	P(9, 2)		P(9, 4 $\frac{2}{3}$ )	P(9, 5)	P(9, 5)	P(9, 5)
1 3	P(9, 1)	P(9, 1 $\frac{1}{3}$ )	P(9, 1 $\frac{2}{3}$ )	P(9, 2)		P(9, 4 $\frac{2}{3}$ )	P(9, 5)	P(9, 5)	P(9, 5)
1 4	P(9, 1)	P(9, 1 $\frac{1}{3}$ )	P(9, 1 $\frac{2}{3}$ )	P(9, 2)		P(9, 4 $\frac{2}{3}$ )	P(9, 5)	P(9, 5)	P(9, 5)
1 5	P(9, 1)	P(9, 1 $\frac{1}{3}$ )	P(9, 1 $\frac{2}{3}$ )	P(9, 2)		P(9, 4 $\frac{2}{3}$ )	P(9, 5)	P(9, 5)	P(9, 5)

↓ 垂直(5 1 2)

10/14

[ 図 11 ]



$$\begin{aligned}
 P(y, x) &= [ky \ 1-ky] \begin{bmatrix} P(i, j) & P(i, j+1) \\ P(i+2, j) & P(i+2, j+1) \end{bmatrix} \begin{bmatrix} kx \\ 1-kx \end{bmatrix} \\
 &= \frac{ky \cdot kx}{K_{00}} \cdot P(i, j) + \frac{ky \cdot (1-kx)}{K_{01}} \cdot P(i, j+1) \\
 &\quad + \frac{(1-ky) \cdot kx}{K_{10}} \cdot P(i+2, j) + \frac{(1-ky) \cdot (1-kx)}{K_{11}} \cdot P(i+2, j+1)
 \end{aligned}$$

11 / 14

[ 図 12 ]

(A) 3倍拡大時偶数フィールド補正係数

ライン m	画素 n	K00	K01	K10	K11
1	1	9/9	0/9	0/9	0/9
1	2	6/9	3/9	0/9	0/9
1	3	3/9	6/9	0/9	0/9
2	1	6/9	0/9	3/9	0/9
2	2	4/9	2/9	2/9	1/9
2	3	2/9	4/9	1/9	2/9
3	1	3/9	0/9	6/9	0/9
3	2	2/9	1/9	4/9	2/9
3	3	1/9	2/9	2/9	4/9

(B) 3倍拡大時奇数フィールド補正係数

ライン m	画素 n	K00	K01	K10	K11
1	1	15/18	0/18	3/18	0/18
1	2	10/18	5/18	2/18	1/18
1	3	5/18	10/18	1/18	2/18
2	1	9/18	0/18	9/18	0/18
2	2	6/18	3/18	6/18	3/18
2	3	3/18	6/18	3/18	6/18
3	1	3/18	0/18	15/18	0/18
3	2	2/18	1/18	10/18	5/18
3	3	1/18	2/18	5/18	10/18

12 / 14

[ 図 13 ]

(A) 5/4倍拡大時偶数フィールド補正係数

ライン m	画素 n	K00	K01	K10	K11
1	1	25/25	0/25	0/25	0/25
1	2	5/25	20/25	0/25	0/25
1	3	10/25	15/25	0/25	0/25
1	4	15/25	10/25	0/25	0/25
1	5	20/25	5/25	0/25	0/25
2	1	5/25	0/25	20/25	0/25
2	2	1/25	4/25	4/25	16/25
2	3	2/25	3/25	8/25	12/25
2	4	3/25	2/25	12/25	8/25
2	5	4/25	1/25	16/25	4/25
3	1	10/25	0/25	15/25	0/25
3	2	2/25	8/25	3/25	12/25
3	3	4/25	6/25	6/25	9/25
3	4	6/25	4/25	9/25	6/25
3	5	8/25	2/25	12/25	3/25
4	1	15/25	0/25	10/25	0/25
4	2	3/25	12/25	2/25	8/25
4	3	6/25	9/25	4/25	6/25
4	4	9/25	6/25	6/25	4/25
4	5	12/25	3/25	8/25	2/25
5	1	20/25	0/25	5/25	0/25
5	2	4/25	16/25	1/25	4/25
5	3	8/25	12/25	2/25	3/25
5	4	12/25	8/25	3/25	2/25
5	5	16/25	4/25	4/25	1/25

(B) 5/4倍拡大時奇数フィールド補正係数

ライン m	画素 n	K00	K01	K10	K11
1	1	25/50	0/50	25/50	0/50
1	2	5/50	20/50	5/50	20/50
1	3	10/50	15/50	10/50	15/50
1	4	15/50	10/50	15/50	10/50
1	5	20/50	5/50	20/50	5/50
2	1	35/50	0/50	15/50	0/50
2	2	7/50	28/50	3/50	12/50
2	3	14/50	21/50	6/50	9/50
2	4	21/50	14/50	9/50	6/50
2	5	28/50	7/50	12/50	3/50
3	1	45/50	0/50	5/50	0/50
3	2	9/50	36/50	1/50	4/50
3	3	18/50	27/50	2/50	3/50
3	4	27/50	18/50	3/50	2/50
3	5	36/50	9/50	4/50	1/50
4	1	5/50	0/50	45/50	0/50
4	2	1/50	4/50	9/50	36/50
4	3	2/50	3/50	27/50	18/50
4	4	4/50	1/50	36/50	9/50

13 / 14

## [ 図 14 ]

(A) 原画像

1	L1
2	L2
3	L3
4	L4
5	L5
6	L6
7	L7
8	L8
9	L9
10	L10

(B) 奇数フィールド表示  
(初期サイズ)

LCD ラインNo.	
1	L1
2	L3
3	L5
4	L7
5	L9

(C) 偶数フィールド表示  
(初期サイズ)

LCD ラインNo.	
→ 1	L2
→ 2	L4
→ 3	L6
→ 4	L8
→ 5	L10

14/14

## [ 図 15 ]

(A) 奇数フィールド表示(3倍) (B) 偶数フィールド表示(3倍)

LCD ラインNo.	LCD ラインNo.
1 L1	→ 1 L2
2 L1 $\frac{2}{3}$	→ 2 L2
3 L2 $\frac{1}{3}$	→ 3 L2 $\frac{2}{3}$
4 L3	→ 4 L3 $\frac{1}{3}$
5 L3 $\frac{2}{3}$	→ 5 L4
6 L4 $\frac{1}{3}$	→ 6 L4 $\frac{2}{3}$
7 L5	→ 7 L5 $\frac{1}{3}$
8 L5 $\frac{2}{3}$	→ 8 L6
9 L6 $\frac{1}{3}$	→ 9 L6 $\frac{2}{3}$
10 L7	→ 10 L7 $\frac{1}{3}$
11 L7 $\frac{2}{3}$	→ 11 L8
12 L8 $\frac{1}{3}$	→ 12 L8 $\frac{2}{3}$
13 L9	→ 13 L9 $\frac{1}{3}$
14 L9	→ 14 L10
15 L9	→ 15 L10

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/JP99/01830

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>6</sup> G09G3/36, 3/20, 5/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>6</sup> G09G3/36, 3/20, 5/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1999  
Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 8-335062, A (Fujitsu Ltd.), 17 December, 1996 (17. 12. 96), Par. Nos. [0017] to [0019] ; Fig. 2 (Family: none)	1-4
Y	JP, 5-304654, A (K.K. Haikomu), 16 November, 1993 (16. 11. 93), Par. Nos. [0005] to [0008] ; Figs. 9, 10 (Family: none)	1-4
Y	JP, 4-339480, A (Pioneer Electronic Corp.), 26 November, 1992 (26. 11. 92), Specification as a whole ; Figs. 1 to 11 & US, 5459477, A & CA, 2060361, A	1-4
Y	JP, 8-123358, A (Pioneer Electronic Corp.), 17 May, 1996 (17. 05. 96), Specification as a whole ; Fig. 9 (Family: none)	2, 4

Further documents are listed in the continuation of Box C.  See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
---	--

Date of the actual completion of the international search 29 June, 1999 (29. 06. 99)	Date of mailing of the international search report 13 July, 1999 (13. 07. 99)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. G 09 G 3/36, 3/20, 5/00

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. G 09 G 3/36, 3/20, 5/00

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年  
 日本国公開実用新案公報 1971-1999年  
 日本国登録実用新案公報 1994-1999年  
 日本国実用新案登録公報 1996-1999年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 8-335062, A (富士通株式会社) 17. 12月. 1996 (17. 12. 96) 段落番号【0017】～【0019】、第2図 (ファミリーなし)	1-4
Y	J P, 5-304654, A (株式会社ハイコム) 16. 11月. 1993 (16. 11. 93) 段落番号【0005】～【0008】、第9-10図 (ファミリーなし)	1-4

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示す  
もの

「E」国際出願日前の出願または特許であるが、国際出願日  
以後に公表されたもの

「I」優先権主張に疑義を提起する文献又は他の文献の発行  
日若しくは他の特別な理由を確立するために引用する  
文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって  
て出願と矛盾するものではなく、発明の原理又は理  
論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで發明  
の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以  
上の文献との、当業者にとって自明である組合せに  
よって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

29. 06. 99

## 国際調査報告の発送日

13.07.99

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官（権限のある職員）

小川 浩史

2G 9114

電話番号 03-3581-1101 内線 3226

C (続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	JP, 4-339480, A (バイオニア株式会社) 26. 11月. 1992 (26. 11. 92) 明細書全体、第1-11図 &US, 5459477, A &CA, 2060361, A	1-4
Y	JP, 8-123358, A (バイオニア株式会社) 17. 5月. 1996 (17. 05. 96) 明細書全体、第9図 (ファミリーなし)	2, 4.